

Proeftentamen in1212

N.B.: Dit tentamen bestaat uit 20 opgaven
Totaal aantal bladzijden: 8

Aanwijzingen bij het invullen van de antwoordformulieren:

- Vul het antwoordformulier in met **potlood** (uitgummen mag) of **pen** (beslist **geen rode pen** gebruiken en **geen doorhalingen**).
 - Vergeet niet uw **naam**, **studierichting** en **studienummer** in te vullen.
 - Vul uw **studienummer ook in streepjes** in en controleer of u dit goed gedaan hebt.
 - Schrijf in het gedeelte tussen de dikke zwarte strepen **niet buiten de hokjes**.
-

Opgave 1

Welke van de volgende uitspraken zijn juist?

Als onderdeel van een instructie fetch

- (I) wordt de inhoud van register PC naar register MAR gecopieerd.
- (II) wordt de inhoud van register MDR naar register IR gecopieerd.

- | | (I) | (II) |
|----|---------|---------|
| a. | juist | juist |
| b. | juist | onjuist |
| c. | onjuist | juist |
| d. | onjuist | onjuist |

Opgave 2

Welke van de volgende uitspraken zijn juist?

- I. Vertikale codering van velden in microprogramma instructies maakt dat er meer bits in het microgeheugen nodig zijn
- II. Microprogrammering geeft minder flexibiliteit in de implementatie van instructies en het toevoegen van nieuwe instructies dan hardwired control

- | | I | II |
|----|---------|---------|
| a. | juist | juist |
| b. | juist | onjuist |
| c. | onjuist | juist |
| d. | onjuist | onjuist |

Opgave 3

Welke van de volgende uitspraken zijn juist?

(I) Bij gebruik van "memory-mapped I/O" is het niet mogelijk om een hoofdgeheugen te gebruiken dat net zo groot is als theoretisch mogelijk is i.v.m. de adresseringscapaciteit.

(II) Bij "memory-mapped I/O" zijn geen aparte I/O-instructies nodig om I/O te plegen.

- | | (I) | (II) |
|----|---------|---------|
| a. | juist | juist |
| b. | juist | onjuist |
| c. | onjuist | juist |
| d. | onjuist | onjuist |

Opgave 4

Bij communicatie van een computer met een randapparaat kan de synchronisatie van de processen uitgevoerd door de centrale verwerkingseenheid en het randapparaat plaatsvinden door middel van actieve of passieve gereedmelding. Welke van de volgende uitspraken zijn juist?

- I. "Busy waiting" kan optreden bij passieve gereedmelding, maar niet bij actieve gereedmelding.
- II. De implementatie van actieve gereedmelding is ingewikkelder dan de implementatie van passieve gereedmelding.

	I	II
a.	juist	juist
b.	juist	onjuist
c.	onjuist	juist
d.	onjuist	onjuist

Opgave 5

Bij een DMA-bloktransport

- a. geeft het interface per te transporteren woord een interrupt, zodat de device driver het getransporteerde aantal woorden kan bijhouden.
- b. houdt het interface het te transporteren aantal woorden bij en genereert op grond daarvan aan het eind van het bloktransport een interrupt.
- c. houdt het interface het te transporteren aantal woorden bij; een interrupt aan het eind is niet nodig omdat de device driver kan konstateren of het laatste woord getransporteerd is.
- d. houdt de device driver het getransporteerde aantal woorden bij en genereert aan het eind van het bloktransport een interrupt.

Opgave 6

Beschouw de volgende uitspraken over bussen:

- (I) Er vindt handshaking plaats.
- (II) De bus kan slechts een beperkte lengte hebben.

Welke van deze uitspraken hebben betrekking op *synchrone* bussen en welke op *asynchrone* bussen?

	synchrone bussen	asynchrone bussen
a.	(I) en (II)	-
b.	-	(I) en (II)
c.	(I)	(II)

- d. (II) (I)

Opgave 7

Een geheugenmodule van 8K woorden wordt, beginnend op een 8K-veelvoud, aangesloten op een bus met een adresseringsbereik van 128K woorden (n.b. $1K = 2^{10}$). Het aantal draden, gemoeid met de selectie van het module-adres, respectievelijk met de selectie van het woord in de module, bedraagt:

- a. 4 resp. 7
- b. 3 resp. 7
- c. 5 resp. 12
- d. 4 resp. 13

Opgave 8

Een cache geeft een versnelling aan de executie van programma's. Bepaal in oplopende volgorde de gemiddelde snelheidsverbetering van set-associatieve (S), directe (D) en associatieve (A) caches.

- a. D, A, S
- b. S, A, D
- c. D, S, A
- d. A, S, D

Opgave 9

Een voordeel van kleine pagina's in een geheugensysteem met paginering t.o.v. grote pagina's is:

- a. Er zullen minder gegevens in het hoofdgeheugen worden geladen die niet worden gerefereerd
- b. De virtuele adressen zijn kleiner
- c. De paginatabellen zijn kleiner
- d. Er kunnen grotere programma's gedraaid worden

Opgave 10

Welke van de volgende uitspraken zijn juist?

- (I) In een computersysteem met paginerings kan een page fault voor een pagina, die louter instructies bevat, alleen voorkomen bij referentie door een programma van de eerste in die pagina uit te voeren instructie.
- (II) In een computersysteem met paginerings kan per machine-instructie altijd maximaal één page fault optreden.

- | | (I) | (II) |
|----|---------|---------|
| a. | juist | juist |
| b. | juist | onjuist |
| c. | onjuist | juist |
| d. | onjuist | onjuist |

Opgave 11

In een geheugensysteem met byteadressering en paginerings (maar zonder segmentering) bestaat een virtueel adres uit 32 bits. De paginatablel van een proces bevat voor elke pagina een not-present bit, het adres van de pagina op het achtergrondgeheugen (18 bits) en het paginaframe nummer in het hoofdgeheugen (13 bits). De totale grootte van een paginatablel is $1/4M$ bits ($M = 2^{20}$).

Hoeveel bytes bevat een pagina?

- a. $1/8M$ bytes.
- b. $1/4M$ bytes.
- c. $1/2M$ bytes.
- d. $1M$ bytes.

Opgave 12

In een pipelined computer is een ononderbroken stroom van instructies en operands gewenst voor een optimale prestatie. Welke maatregel is niet bedoeld om een dergelijke ononderbroken stroom te bevorderen

- a. Instruction queue
- b. Branch unit
- c. Cache geheugen
- d. Hard-wired control

Opgave 13

Operand forwarding is een techniek om

- a. operands uit het geheugen naar de cache te halen
- b. operands door te geven naar de volgende pipeline sectie
- c. operands op te halen voordat de bijbehorende instructie ge-executeerd wordt
- d. een resultaat van een instructie door te geven aan de volgende instructie zonder het resultaat via de register file te leiden

Opgave 14

Gegeven het volgende code fragment:

```
I1    LOOP Increment    R1
I2          Decrement   R2
I3          Branch_if=0 LOOP
I4    NEXT Add          R1,R3
```

Dit code fragment wordt uitgevoerd op een pipelined architectuur met twee stages (fetch en execute) met de mogelijkheid van een delayed branch. De kortste executietijd wordt verkregen door de instructies in de CPU uit te voeren in de volgorde:

- a. I1, I2, I3, I4
- b. I1, I3, I2, I4
- c. I2, I3, I1, I4
- d. I3, I2, I1, I4

Opgave 15

Programma P2, dat geschreven is in taal T2, wordt geëxecuteerd op een machine M1 met machinetaal T1. Welke van de volgende uitspraken zijn juist?

(I) De executie van P2 d.m.v. een interpretator die draait op M1, is sneller dan de executie van het programma dat ontstaat door compilatie van P2 naar T1.

(II) De executie van P2 d.m.v. een interpretator die draait op M1, is de eerste keer trager dan daarop volgende keren.

- | | |
|----------|---------|
| (I) | (II) |
| a. juist | juist |
| b. juist | onjuist |

- c. onjuist juist
- d. onjuist onjuist

Opgave 16

Zes processoren en acht geheugenmodulen worden verbonden m.b.v. een crossbar switch. Als er twee switches uitvallen die verbonden zijn met verschillende processoren, voor hoeveel paren (processor, geheugenmodule) is dan geen verbinding meer mogelijk?

- a. 2
- b. 12
- c. 14
- d. 16

Opgave 17

Hoeveel paden van de kortste lengte bestaan er in de hypercube van dimensie 4 tussen de processoren met coördinaten 0101 en 1010?

- a. 4
- b. 16
- c. 24
- d. 256

Opgave 18

Hoeveel 2x2-switches zijn nodig in een multistage shuffle netwerk (omeganetwerk) dat 16 modulen met elkaar verbindt?

- a. 16
- b. 24
- c. 32
- d. 64

Opgave 19

Een Uniform Memory Architecture (UMA) architecture wordt gekenmerkt doordat:

- a. Iedere processor evenveel geheugen heeft
- b. Iedere processor zijn eigen geheugen heeft
- c. De toegangstijd vanuit iedere processor gelijk is
- d. Er slechts 1 hoofdgeheugen is

Opgave 20

Wat is volgens de wet van Amdahl de maximale versnelling (speedup) van een programma met een paralleliseerbare fractie van 0,8 op een multiprocessor met 16 processoren?

- a. 16/13
- b. 3,2
- c. 4
- d. 12,8

einde tentamen